



CST EDU CARE .BTEB

Computer Architecture & Microprocessor

CA&M (28553)
ALL QUESTION PDF
CST 5TH SEMESTER

AFRAN ABIR
CST/MAPI/2022-2023



<https://cse-edu-care-bteb.netlify.app/>



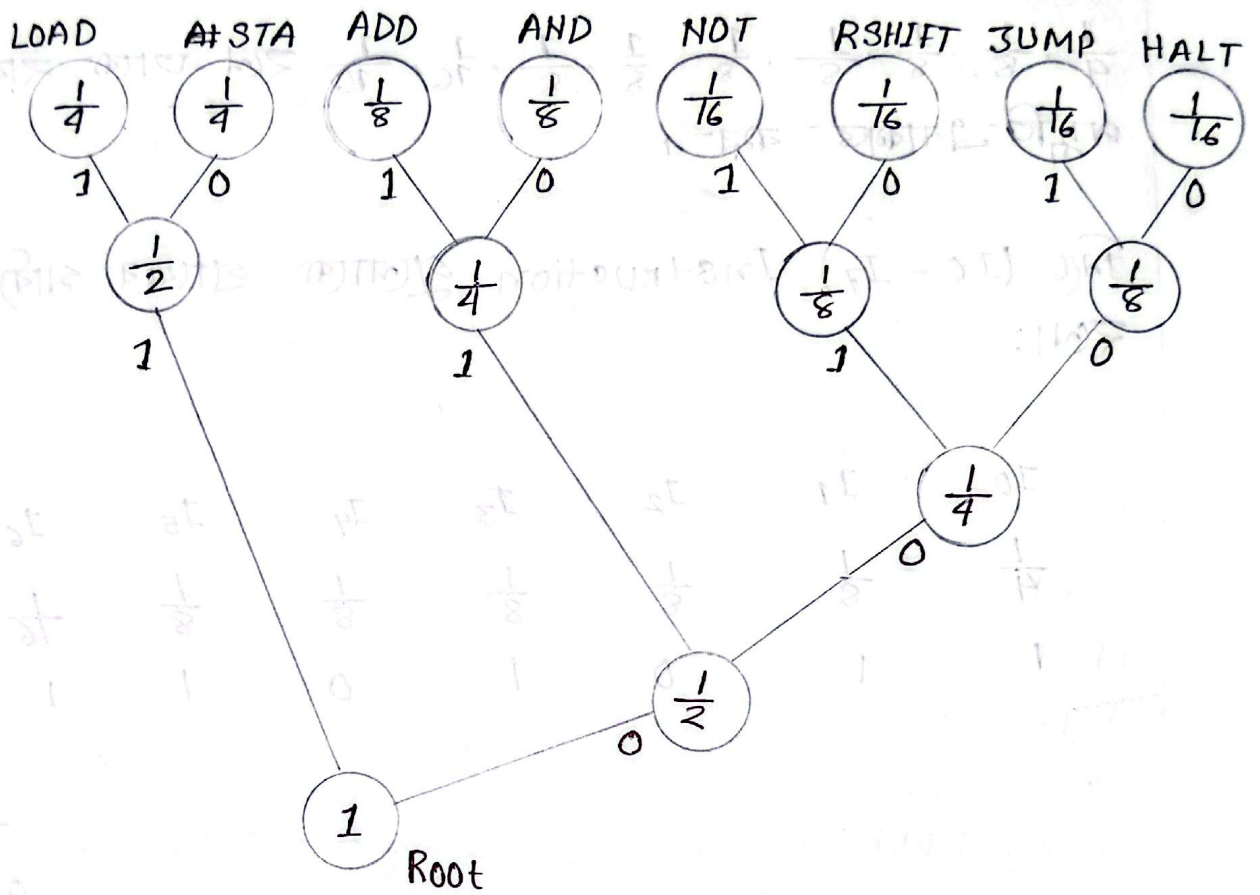
+8801930921578

Computer Architecture & Microprocessor
 বনোপ্তক-প্রশ্ন:

১। 16 + 20 + 24 - 32 বই- জানিতিক- সমস্যাটি সমাধানের জন্য SAP-1 Computer ব্যবহার করে program লিখ।

16, 20, 24, 32 Data স্লোকে মেমরি লোকেশন 9H থেকে 9H পর্যন্ত স্থান ছেঁড়ার করতে হবে। Data স্লোকে ডিভিডেন্ড থেকে হেফাডমিসমলে রূপান্তর করে program এ ব্যবহার করা রয়েছে।

Address	Content	Machine Code
0H	LDA 9H	0000 1001
1H	ADD AH	0001 1010
2H	ADD BH	0001 1011
3H	SUB CH	0010 1100
4H	OUT	1110 XXXX
5H	HLT	1111 XXXX
6H	XX	XXXX XXXX
7H	XX	XXXX XXXX
8H	XX	XXXX XXXX
9H	10H	0001 0000
AH	14H	0001 0100
BH	18H	0001 1000
CH	20H	0010 0000



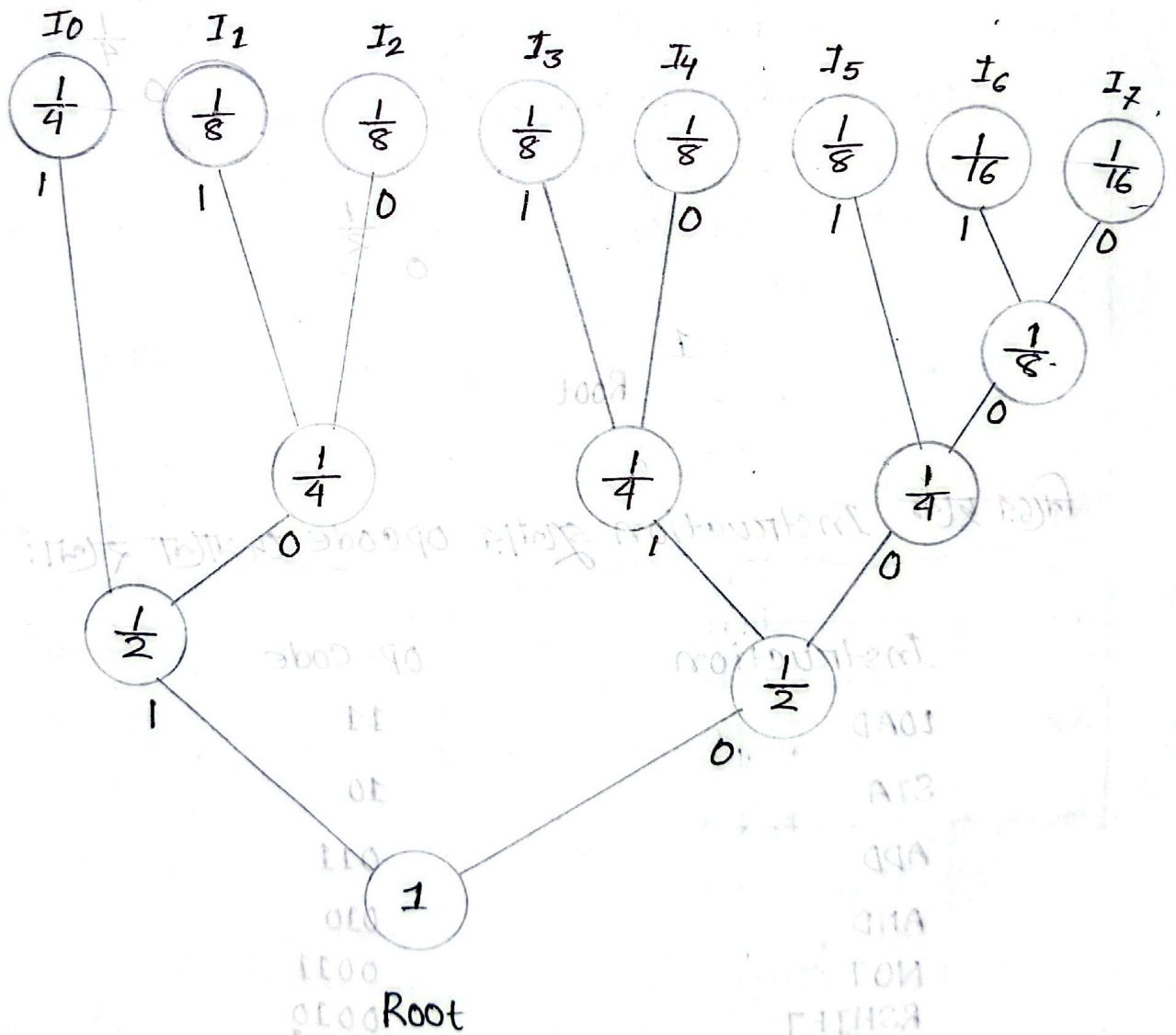
निम्न प्रकार Instruction द्वारा opcode देखाया गया है:

Instruction	OP-Code
LOAD	11
STA	10
ADD	011
AND	010
NOT	0011
RSHIFT	0010
JUMP	0001
HALT	0000

3. Instruction I₀-I₇ এর বিলিটিং ফ্রিকোয়েন্সি যথাক্রমে,

$\frac{1}{4}, \frac{1}{8}, \frac{1}{8}, \frac{1}{8}, \frac{1}{8}, \frac{1}{8}, \frac{1}{8}, \frac{1}{16}, \frac{1}{16}$ হলে তাকে বাইনারি
নদ্বিটি এনকোড কর।

নিচে (I₀-I₇) Instruction গুলোকে প্রাপ্যর সর্বনিম্ন সাজানো
রলো:

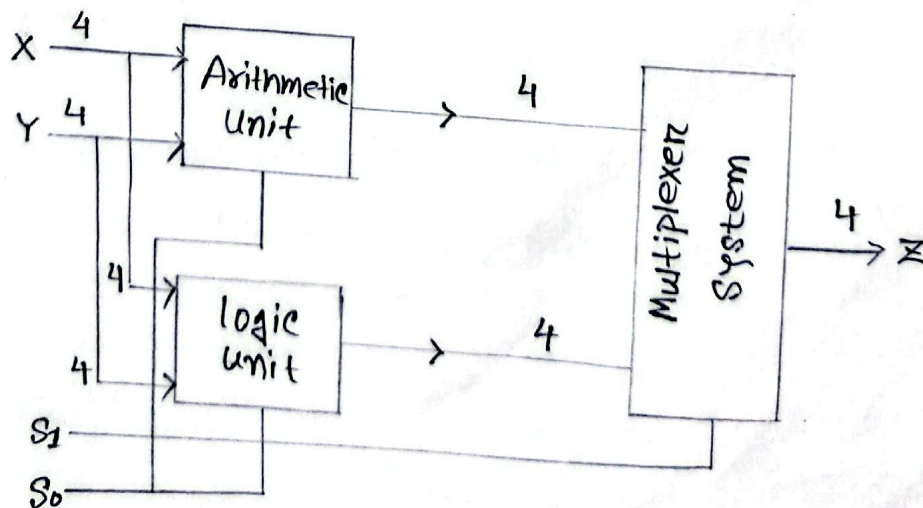


নিচের ছক Instruction সূত্রের OP-Code দেখালা হলো:

Instruction	OP-Code
I ₀	11
I ₁	101
I ₂	100
I ₃	011
I ₄	010
I ₅	001
I ₆	0001
I ₇	0000

4. 8-বিট ALU এর ব্লক ডায়াগ্রাম এর বর্ণনা দাও।

ALU এর পূর্ণরূপ হলো Arithmetic logic unit. নিচে ALU এর ব্লক ডায়াগ্রাম অঙ্কন করা হলো:



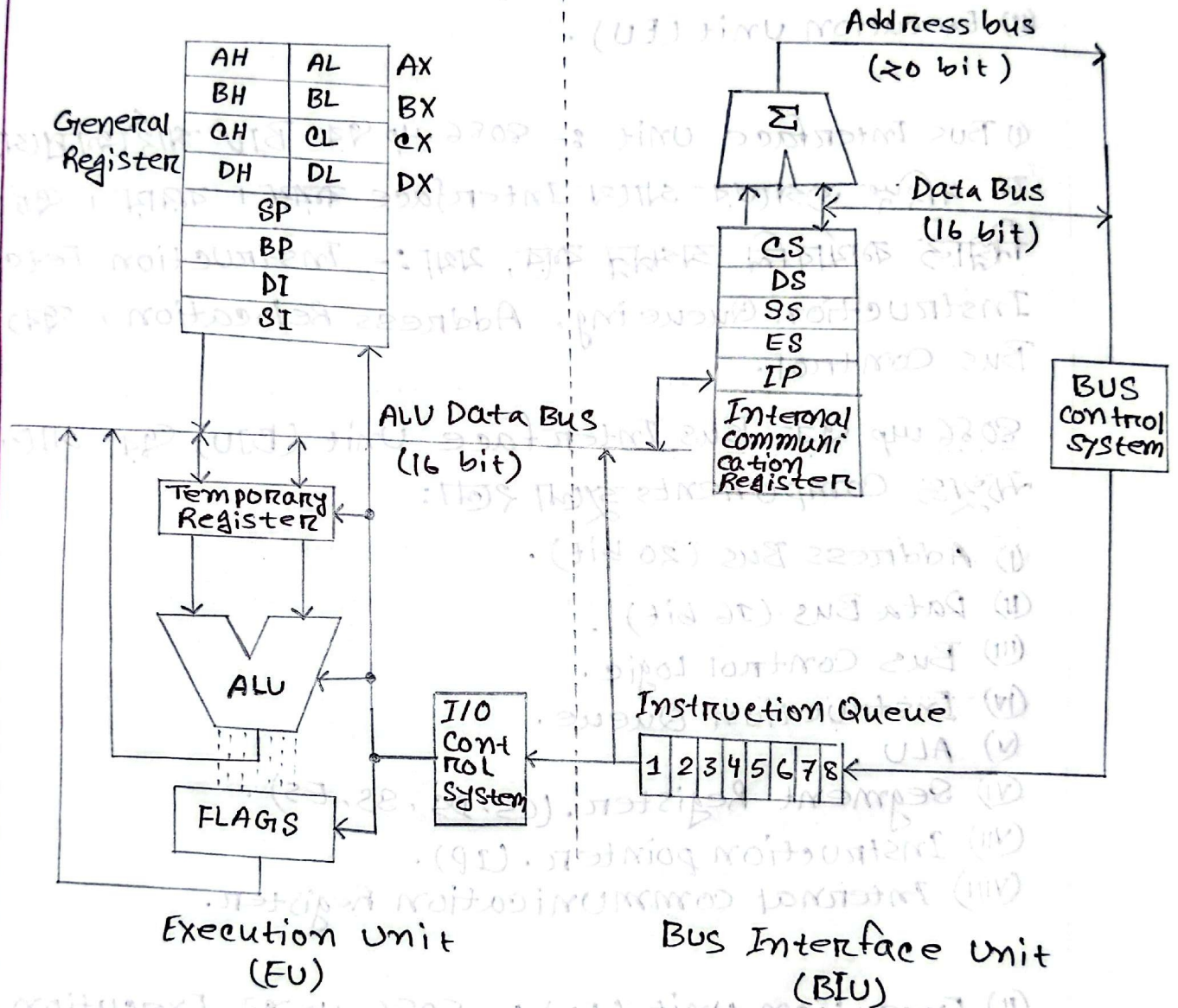
উপরের-চিত্রে 4-bit ALU এর ব্লক ডায়াগ্রাম দেখানো হয়েছে।

এখানে Arithmetic Unit, Logic Unit ও Multiplexer System, এর সমন্বয়ে ALU গঠিত।

4-bit ALU এর X, Y, Input, এরও Z Output. তাছাড়া S₀-S₁ Select Lines হিসেবে ব্যবহৃত হয়। নিচে 4-bit ALU এর অ্যাকশন-সারণি দেখানো হলো:

Select Line		Output z	Comment
S ₁	S ₀		
0	0	X plus Y	Addition
0	1	X plus Y plus 1	2's complement Subtraction
1	0	X ^ Y	Boolean AND
1	1	X ⊕ Y	Exclusive-OR

৫. ৪০৪৬ μ p মার্কেট প্রজেক্টের আর্কিটেকচার বর্ণনা করুন।



সি: ৪০৪৬ μ p আর্কিটেকচার

Intel-8086 μp আর্কিটেকচার দুইটি Unit এর সমন্বয়ে গঠিত।

(I) Bus Interface Unit (BIU) .

(II) Execution Unit (EU) .

(I) Bus Interface Unit :- 8086 μp এর BIU মাইক্রোপ্রসেসর কে বহির্ জগতের সাথে Interface করতে কাজ করে। এটা নিম্নোক্ত কার্যাবলি সম্পন্ন করে, যথা :- Instruction Fetch, Instruction Queueing, Address Relocation, এবং Bus Control.

8086 μp এর Bus Interface Unit (BIU) এর সাথে সংশ্লিষ্ট Componentsগুলো হলো:

(I) Address Bus (20 bit) .

(II) Data Bus (16 bit) .

(III) Bus Control Logic .

(IV) Instruction Queue .

(V) ALU .

(VI) Segment Register. (CS, DS, SS, ES) .

(VII) Instruction pointer. (IP) .

(VIII) Internal communication Register.

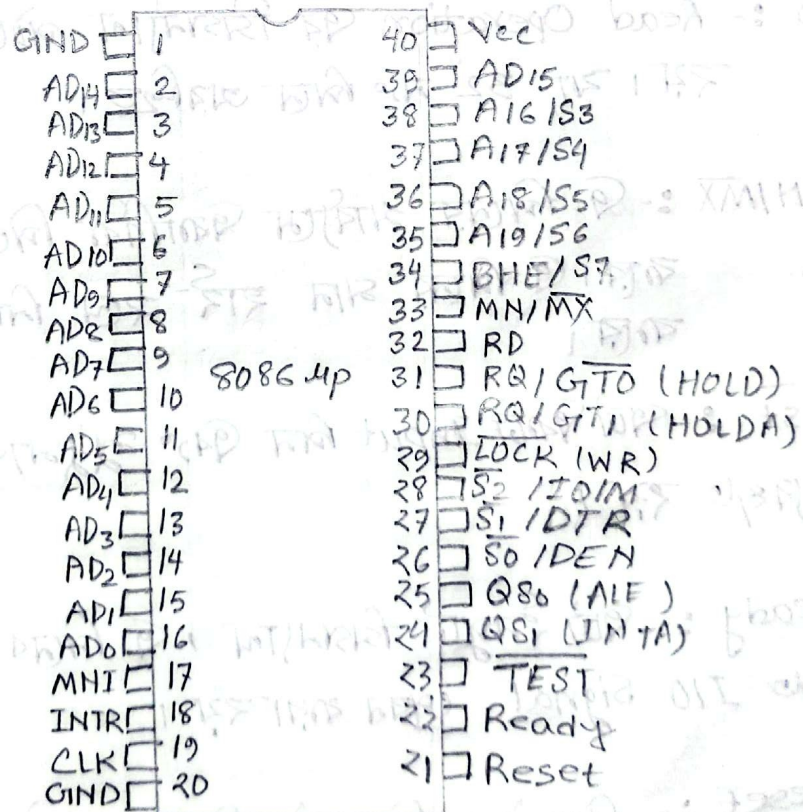
(II) Execution Unit (EU) :- 8086 μp এর Execution Unit এর কাজ হলো সংশ্লিষ্ট Instruction ডিকোডিং এবং নির্বাহ করা। BIU Input গ্রহণ করে EU এ প্রদান করে। EU তা Decoding করে Output প্রদান করে।

8086 μp এর Execution Unit এর সাথে সংশ্লিষ্ট Components গুলো হলো:

- (I) General Register (AX, BX, CX, DX).
- (II) pointer Register (SP, BP).
- (III) Index Register (SI, DI).
- (IV) Temporary Register.
- (V) ALU.
- (VI) FLAGS.
- (VII) I/O control system.

6. 8086 μp - এর মিন ডায়াগ্রাম অঙ্কন করে বর্ণনা কর।

নিচে 8086 μp - এর মিন ডায়াগ্রাম অঙ্কন করা হলো :-



নিচে 8086 μp এর পিন গুলোর বর্ণনা দেওয়া হলো:

AD0-AD15 : এই পিনগুলো হলো 16-bit Address/Data bus. যা পিন ডায়াগ্রাম টেতে (২-16) নং পিনে অবস্থিত।

A16-A19 (S3-S6) :- এই পিন গুলো ২০-bit Address bus এর সমাপ্তি ও S3-S6 অ্যুটপুট সিগন্যাল প্রকাশিত করে। যা পিন ডায়াগ্রামের ২ (৩৫-৩৯) নং পিনে অবস্থিত।

$\overline{BHE}/S7$:- 8086 μp এর এই পিনটি Bus High Enable ও Status Signal প্রকাশিত করে। যা ৩৭ নং পিনে অবস্থিত।

\overline{RD} :- Read Operation এর সিগন্যাল পালের জন্য ব্যবহার করা হয়। যা ৩২ নং পিনে অবস্থিত।

$\overline{MN}/\overline{MX}$:- এ পিনের মাধ্যমে একাধিক পিনের একটির নির্দেশ করা হয়। এ পিনের মান হার্ট হলে নির্দিষ্ট মোডে কাজ করে।

\overline{Test} :- এটা একটি Input পিন এবং সুরক্ষাৰ WAIT ইনস্ট্রাকশনে ব্যবহৃত হয়।

Ready :- এটা ইনপুট সিগন্যাল। এ পিনের মাধ্যমে Address বৃত্তি I/O Signal প্রেরণ করা হয়।

Reset :- সিস্টেম রিসেট সিগন্যাল উচ্চ থাকলে এটা উচ্চ করা হয়।

MNI :- একটি একটি লাইনে ট্রিগার্ড - ।

INTR :- ইন্টারপুট রিসিভেড ইনপুট-সিগন্যাল ।

CLK :- ইনপুট ক্লক-সিগন্যাল ।

Vcc :- পাওয়ার-সাপ্লাই +5V লেন্স - ।

GND :- অর্থবহার-গ্রাউন্ড ।

7. দুইটি 16-বিটের কথ্যাক যোগ করার - একটি অ্যাসেম্বলি-প্রোগ্রাম লিখ ।

নিচে 16-বিটের দুইটি কথ্যাক যোগ করার অ্যাসেম্বলি-প্রোগ্রাম লেখা হলো :

```
DATA SEGMENT
    DW 7FA1H : Number 1 here
    DW 0371H : Number 2 here
```

```
DATA ENDS
```

```
CODE SEGMENT
    ASSUME CS : CODE DS : DATA
    MOV# AX, DATA
    MOV DS, AX
    MOV DI, 0500H
    ADD CX, DX
    MOV [DI], CX
    A HLT
```

```
CODE ENDS
END
```

৪. ইনটেল ৪০৪৬ মাইক্রোপ্রসেসরের ইনস্ট্রাকশন সেট বর্ণনা কর।

৪০৪৬ μp এর Instruction set হচ্ছে সেই সমস্ত কমান্ড বা নির্দেশনা যেগুলো এই প্রসেসর দ্বারা একে একে কার্যকর করা যায়। ৪০৪৬ μp ১১৭ টি ভিন্ন ভিন্ন Instruction একে ৩০০ টি op-code আছে। ৪০৪৬ μp এর Instruction set কে আবিষ্কারে কিছু ক্যাটাগরিতে ভাগ করা যায়।

(i) Data Transfer Instruction Instruction :-

এই Instruction গুলোকে দুইভাগে Memory to Register এবং Register to Memory তে Data স্থানান্তর করার জন্য ব্যবহৃত হয়। উদাহরণ :-

Instruction	কাজ
MOV	Data এক রেজিস্টার থেকে অন্য রেজিস্টার বা Memory তে স্থানান্তর করার জন্য ব্যবহৃত করা হয়।
PUSH	Stack এ Data PUSH/সংযোজন করার জন্য ব্যবহৃত করা হয়।
POP	Stack থেকে Data POP/বিয়োজন করার জন্য ব্যবহৃত করা হয়।

XCHG

দুইটি অপারেণ্ডের মধ্যে Data আদান-বদল করার জন্য ব্যবহার করা হয়।

(ii) Arithmetic Instruction : বিভিন্ন ধরনের গাণিতিক কাজ যেমন (যোগ, বিয়োগ, গুন, ভাগ) এবং মুক্তিযুদ্ধকাজের জন্য Arithmetic Instruction ব্যবহার করা হয়।

Instruction

কাজ

ADD

দুই বা ততোধিক operand এর মানকে যোগ করার জন্য এ Instruction ব্যবহার করা হয়।

SUB

দুইটি operand এর মানকে বিয়োগ করার জন্য এ Instruction ব্যবহার করা হয়।

MUL

দুই বা ততোধিক Instruction কে গুন করার জন্য এ Instruction ব্যবহার করা হয়।

DIV

দুইটি Instruction কে ভাগ করার জন্য এ Instruction ব্যবহার করা হয়।

(iii) লজিক্যাল ইনস্ট্রাকশন (Logical Instruction) : বিভিন্ন ধরনের মুক্তিযুদ্ধকাজের জন্য এ Instruction ব্যবহার করা হয়।

Instruction

কাজ

AND

লজিক্যাল AND অপারেসন বাস্তবায়ন করে।

OR

লজিক্যাল OR অপারেসন বাস্তবায়ন করে।

XOR

বিট উয়ারাইজ এক্সক্লুসিভ OR অপারেসন বাস্তবায়ন করে।

(iv) স্ল্যাগ কন্ট্রোল ইনস্ট্রাকশন :- স্ল্যাগ রেজিষ্টারের কার্যপরিধি নিয়ন্ত্রণের জন্য স্ল্যাগ কন্ট্রোল Instruction ব্যবহার করা হয়।

Instruction	কাজ
CLC	ক্যারি স্ল্যাগ ক্লিয়ার করে।
STC	ক্যারি স্ল্যাগ সেট করে।
CLI	ইন্টারপট ডিজেবল করে।
STI	ইন্টারপট এনেবল করে।

(v) স্লিফট এবং রোল্ডে Instruction : বিট স্লিফট এবং থ্রুভালোর জন্য ব্যবহার করা হয়।

Instruction	কাজ
SHL, SAL	বামদিকে স্লিফট করে
SHR, SAR	ডানদিকে স্লিফট করে
ROL, ROR	রোল্ডে করে বাস্তু ঘড়ায়

9. 8086 মার্কো প্রসেসরের অ্যাড্রেসিং মোড সমূহ বর্ণনা কর।
 মার্কো প্রসেসর কতক অপারেটরের অ্যাড্রেসকে সুনির্দিষ্টভাবে বর্ণনা করার পদ্ধতিকে অ্যাড্রেসিং মোড বলে। 8086-এর অ্যাড্রেসিং মোড সমূহকে 12 ভাগে ভাগ করা হয়। আবার এই 12 টি Addressing Mode কে আবার 9 ভাগে ভাগ করা হয়। যথা:-

- (i) রেজিষ্টার অ্যাড্রেসিং মোড।
- (ii) ইমিডিয়েট অ্যাড্রেসিং মোড।
- (iii) ভার্সার্ক অ্যাড্রেসিং মোড।
- (iv) ইনডেক্সার্ক অ্যাড্রেসিং মোড।
- (v) স্কেল্ড ইনডেক্স অ্যাড্রেসিং মোড।
- (vi) ইনডেক্স অ্যাড্রেসিং মোড।
- (vii) স্কেল্ড ইনডেক্স অ্যাড্রেসিং মোড।
- (viii) ডিসপ্লস অ্যাড্রেসিং মোড।
- (ix) পোর্ট অ্যাড্রেসিং মোড।

- (i) রেজিষ্টার অ্যাড্রেসিং মোড :- Register Addressing Mode
 এ Source Operand ও Destination Operand বা উভয় Operand রেজিষ্টারের মাধ্যমে হতে হবে। উদাহরণ: MOV AX, BX
- (ii) ইমিডিয়েট অ্যাড্রেসিং মোড :- Immediate Addressing Mode
 এ 8 বা 16-bit এর Data সরাসরি Instruction এর অংশ হিসেবে ব্যবহৃত হয়।

(iii) ডাইরেক্ট অ্যাড্রেসিং মোড :- Direct Addressing Mode
এ memory লোকেশনের ঠিকানা Instruction এর মাধ্যমে দেওয়া
থাকে। উদাহরণ :- `MOV AX [1234H]` .

(iv) রেজিস্টার ইনডাইরেক্ট অ্যাড্রেসিং মোড :- Register
Indirect Addressing Mode এ memory লোকেশনের
ঠিকানা Register এ দেওয়া থাকে। উদাহরণ: `MOV AX, [BX]`

(v) বেইজড অ্যাড্রেসিং মোড :- Based Addressing Mode
এ বেস রেজিস্টার (BX বা BP) + একটি ডিসপ্লেসমেন্ট
ব্যবহার করে মেমরি অ্যাক্সেস করা হয়।

উদাহরণ: `MOV AX, [BX+05]`

(vi) ইনডেক্স অ্যাড্রেসিং মোড :- Index Addressing
Mode এ Index Register (SI বা DI) + ডিসপ্লেসমেন্ট
ব্যবহার করে মেমরি Access করা হয়।

উদাহরণ:- `MOV AX, [SI+06]`

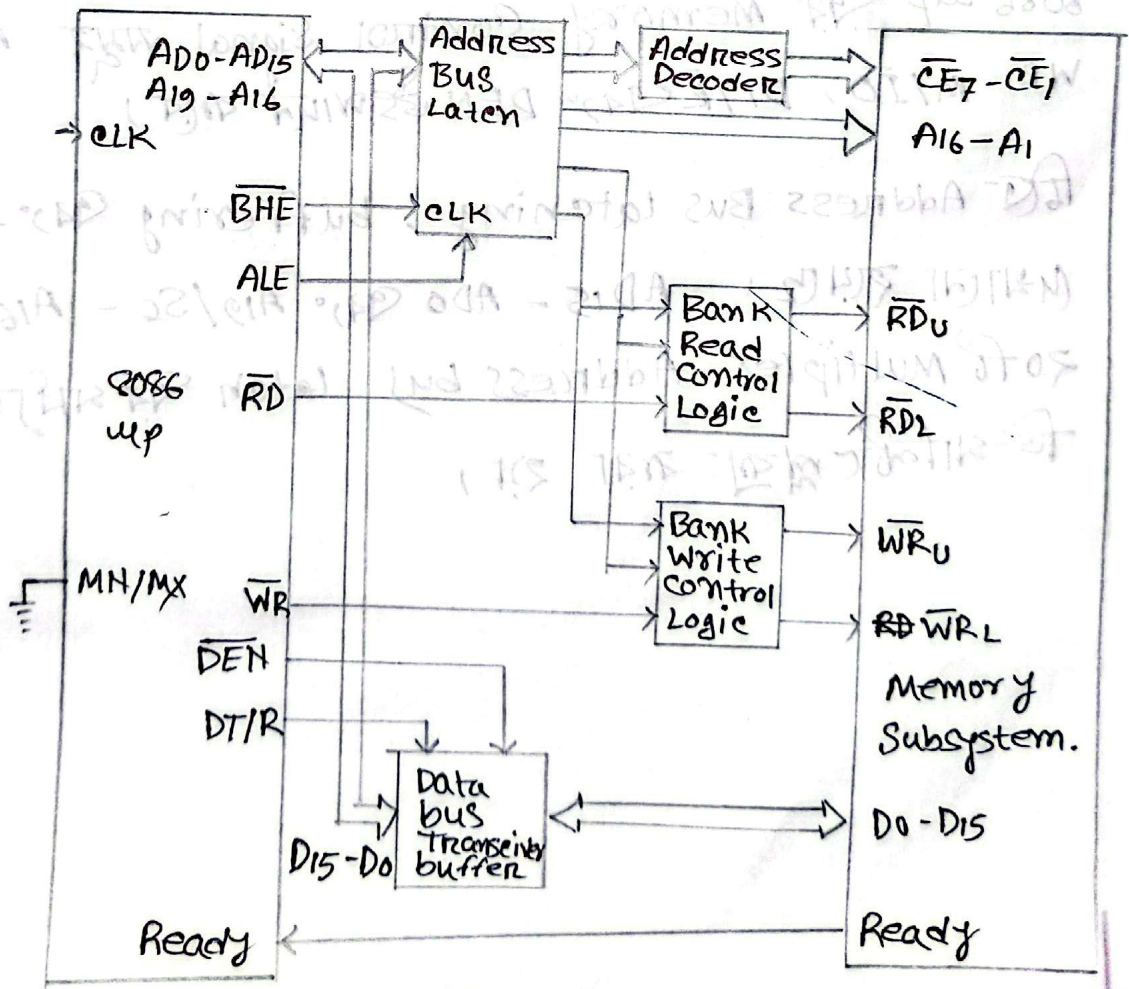
(vii) Based Index Addressing Mode :- বেস ও ইনডেক্স
রেজিস্টার উভয় ডিসপ্লেসমেন্টে বারা হয়।

উদাহরণ: `MOV AX [BX+SI+04]` .

(viii) সিফি অ্যাড্রেসিং মোড : এ মোডে Index Register ব্যবহার করা হয়। এতে সোর্স সিফি এর প্রথম বাইট বা অর্ডার নির্দেশকর জন্য SI (Source Index) কে বিবেচনা করা হয়।

(ix) পোর্ট অ্যাড্রেসিং মোড :- I/O port Addressing mode দুই প্রকার। যথা - জর্ডারকো এবং ইন্ডেক্সকো পোর্ট অ্যাড্রেসিং মোড। এতে 8 bit বা 16 bit I/O Data A2 বা AX এর স্বরূপে স্থানান্তর হতে পারে।

10. 8086 মাইক্রো প্রসেসরের মিনিমাম মোড সিস্টেম মেমোরি ইন্টারফেসিং বর্ণনা কর।



উপরে চিত্রে 8086 μp এর মিনিমাম মোড সিস্টেম মেমরি ইন্টারফেসিং এর ব্লক ডায়াগ্রাম দেখানো হয়েছে। 8086 এর মিনিমাম মোড সিস্টেমে বিভিন্ন ব্লকের কন্ট্রোল বাস ব্যবস্থা হয়, যেমন, Address bus latch, Address Decoder, Data Bus Transceiver/Buffer, Bank Read Control Logic, Bank Write Control Logic ব্যবস্থা করা হয়েছে।

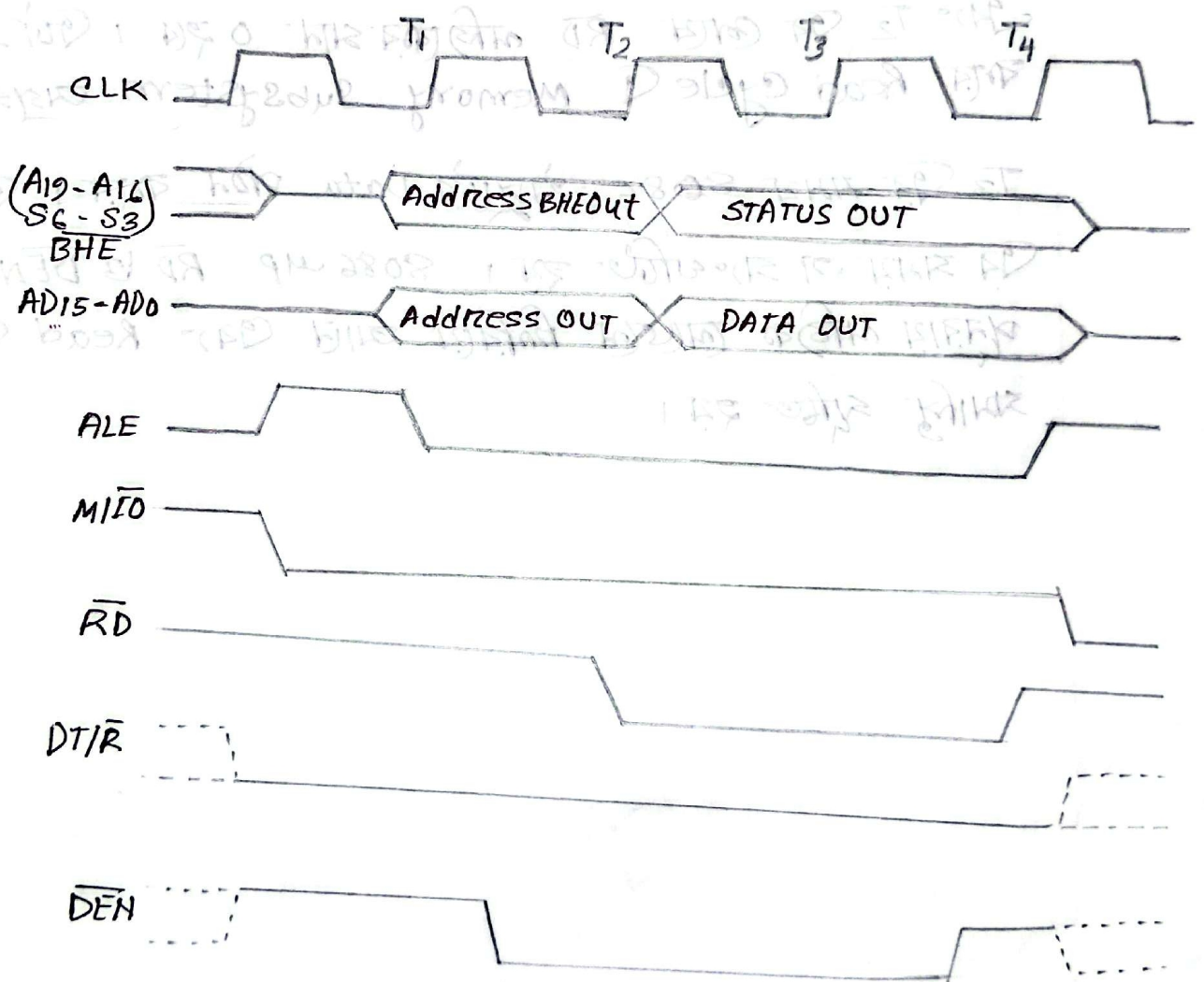
AD₁₅ - AD₀ এর লাইনগুলো Multiplex করা Address/Data বাস। অতিরিক্ত Address Line A₁₆ থেকে A₁₉ এর Bank High enable (BHE) এর সমন্বয়ে গঠিত।

8086 μp এর Memory Control Signal সমূহ ALE, RD, WR, MIO, DTIR এর DEN উৎপাদন করে।

চিত্রে Address Bus latching, buffering এবং Decoding দেখানো হয়েছে। AD₁₅ - AD₀ এর A₁₉/S₀ - A₁₆/S₃ পর্যন্ত 20টি Multiplex Address bus latch এর মাধ্যমে ডি-মাল্টিপ্লেক্স করা হয়।

11. 8086 Microprocessor এর Read Cycle অক্ষত পূর্বক বর্ণনা কর-।

নিচের চিত্রে 8086 Microprocessor এর Read Cycle দেখানো রয়েছে। যেখানে অর কার্যকর 8086 এর বাস আর্কেবাল T_1, T_2, T_3 ও T_4 চারটি জাইসিও প্রার্টে দেখানো রয়েছে।



Memory Read Bus Cycle

T₁ State এর পঠন-সাইকেল শুরু হয়। এই সময় 8086 20 টি Address Memory Location এ পাঠায়। এর^১° তা A0-A15 ও A16-A19 Address/Data বসাকে ডিমাল্টিপ্লেক্স করে।

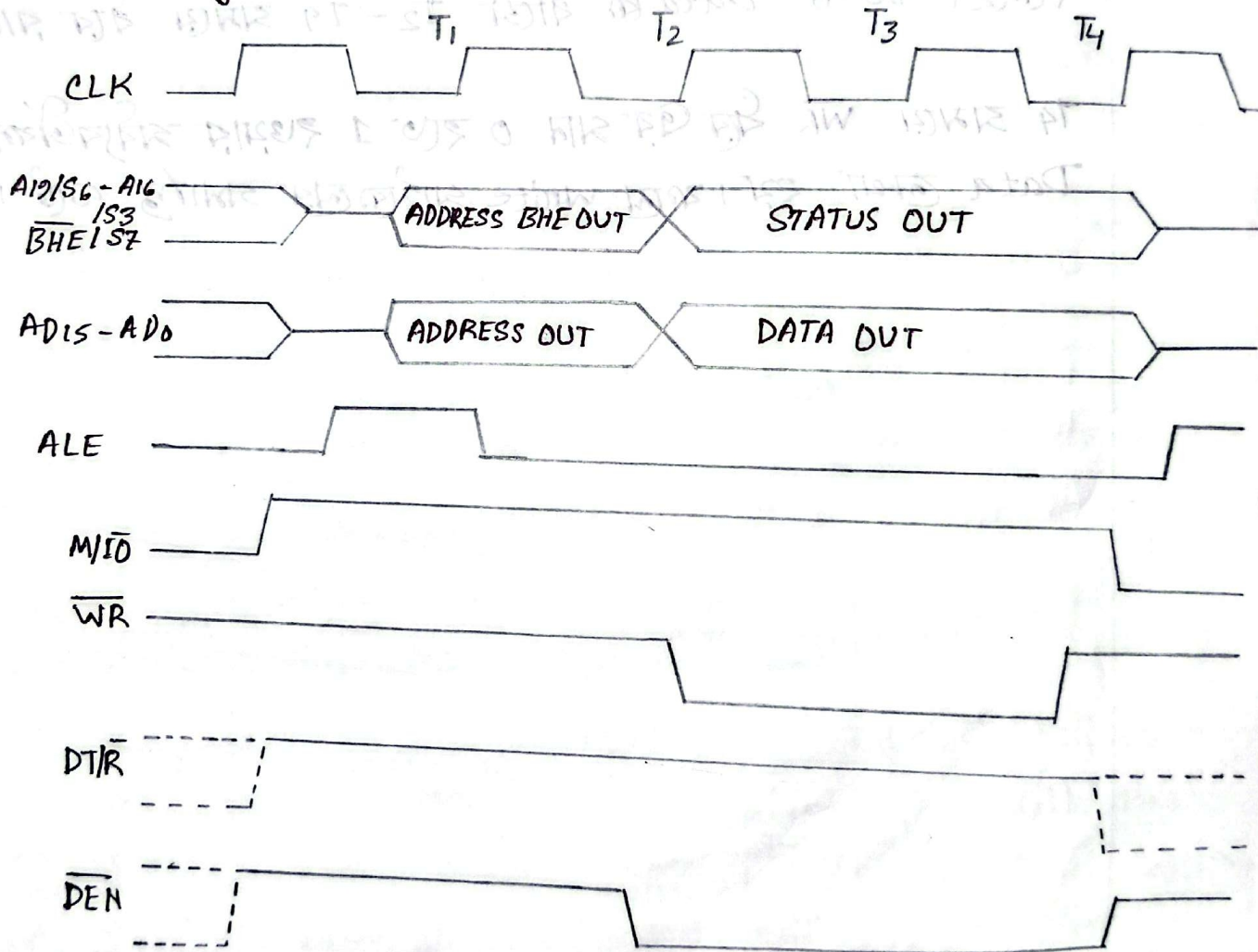
T₂ State এর ক্ষেত্রে Status bit S3-S6 উচ্চের চারটি বাস লাইনে A16-A19 বিজার্বীকৃত Output হিসেবে কাজ করে। এর^১° T₂ এর ক্ষেত্রে RD লজিকের মান 0 হবে। এটা প্রকাশ করে Read Cycle এ Memory Subsystem অগ্রসর হচ্ছে।

T₃ এর সময় 8086 ইনস্ট্রাক্টের Data পঠন করে। এর^১° T₄ এর সময় তা প্রাংঘটিত হয়। 8086 μP RD ও DEN-কে পুনরায় লজিক লেভেলে ফিরিয়ে আন-এর^১° Read Cycle সমাপ্তি ঘটিত হয়।

Memory Read Cycle

12. 8086 Microprocessor এর Write cycle আক্ষর পূর্বক বর্ণনা কর।

নিচের চিত্রে 8086 Microprocessor এর Write cycle দেখানো রয়েছে। Read cycle এর ন্যায় Write cycle এও 8086 এর 4টি Timing state এর সার্বক্ষণিক Write cycle সম্বন্ধে রয়েছে।



8086 Memory write cycle

T₁ সময়ে Address বিনো BHE Output হিসেবে ALE পালনের
সাথে ল্যাচ রত। MIO পিন লজিক 1 কে ছোট হয় তা প্রকাশ
করে Memory Cycle প্রসূতির হচ্ছ।

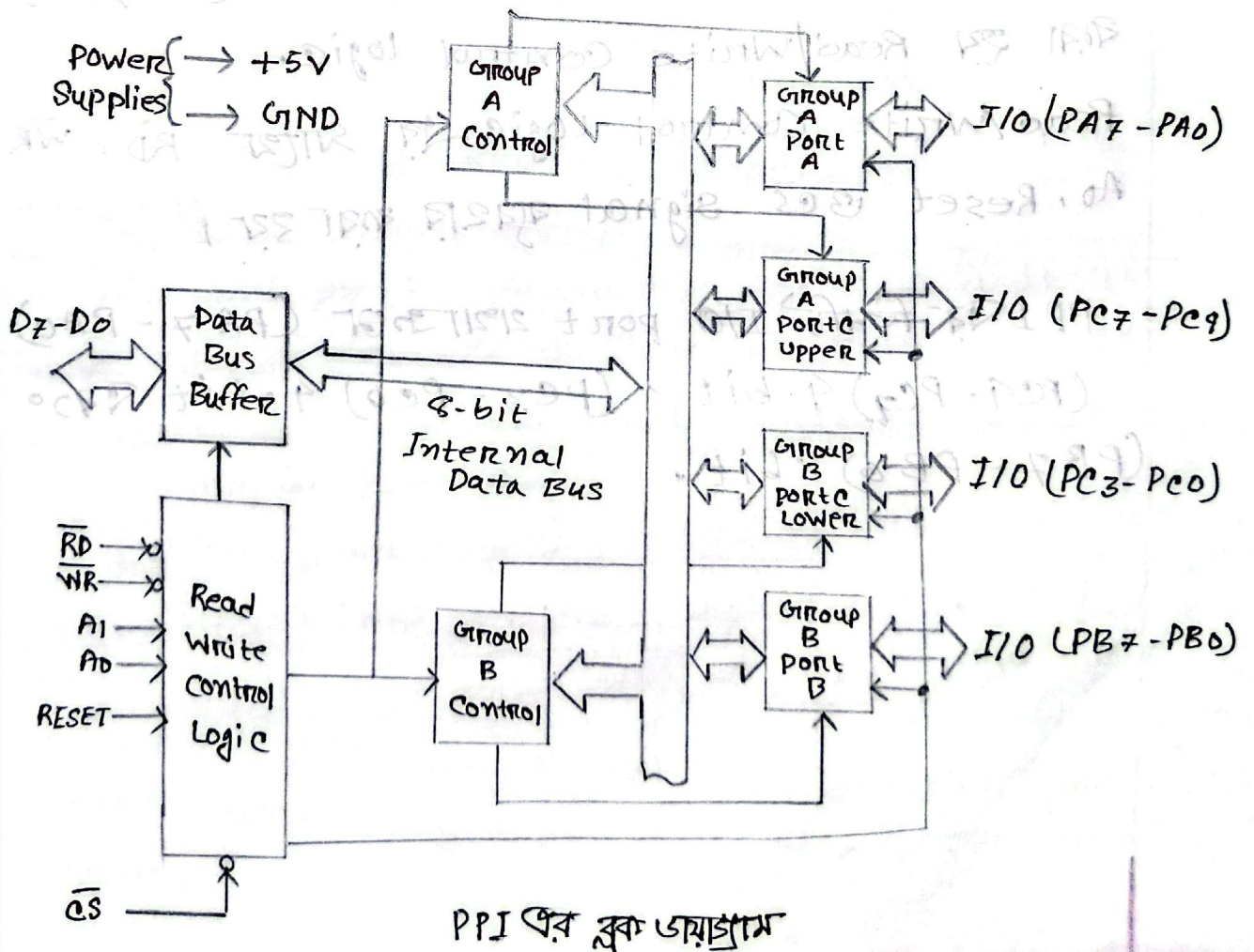
T₂ সময়ে 8086 up \bar{W} WR = 0 রত। Data Memory
Subsystem কে এখন বন্ধের Memory Write Cycle শুরু
হয়েছে। 8086 Data কে বাহ্যে T₂ - T₄ সময়ে ধরে রাখে।

T₄ সময়ে WR ধীরে ধীরে পুন 0 হতে 1 হওয়ার অব্যবর্তীকালে
Data লেখা হয়। ফলে write সাইকেলের সমাপ্তি ঘটে।

13। PPI-এর ব্লক ডায়াগ্রাম অঙ্কন পূর্বক কার্যপনালী বর্ণনা কর।

Microprocessor একক ডাটাবে কোন কাজ করতে পারে না। Microprocessor এর সাথে কিছু I/O Device ব্যবহারের প্রয়োজন হয়। এই Device গুলোকে পরিচরাল বন্দে। এ Device গুলোকে কার্যাদায়িত্বী করার জন্য নির্দিষ্ট program এর প্রয়োজন হয়। তাই এই প্রকার Device এর Interface কে PPI বা Programmable Peripheral Interface বন্দে।

নিচে Programmable Peripheral Interface এর ব্লক-ডায়াগ্রাম দেখানো হলো:-



উপরের চित्रे PPI के रूक डायग्राम देखाओ रहेछे । बिनाले PPI के A, B, C तिनके I/O पोर्ट ब्यवहार करा रह्ये । प्रत्येकके पोर्ट 8-bit एर पोर्ट हिजेवे काइ करे ।

पोर्ट C के तिन भाग भाग करा रह्ये । पोर्ट C Upper

दुई-
(C7-C4) 4-bit एर पोर्ट C Lower (PC3-PC0) 4-
4-bit. दुईके - Group A एर B एर Group A
Control एर Group B Control.

PPI के 8-bit Internal Data Bus ब्यवहार करा रह्ये
था 8-bit Data आपन प्रदान करे । आगे ब्यवहार
करा रह्ये Read/Write Control Logic.

Read/Write Control Logic के साथे RD, WR, A₁-
A₀, Reset ओर Signal ब्यवहार करा रह्ये ।

PPI के तिनके I/O पोर्ट थथाकले (PA7-PA0) 8-bit
(PC4-PC7) 4-bit - (PC3-PC0) 4-bit एर
(PB7-PB0) 8-bit.

14. 8086 মাইক্রোপ্রসেসরের ইন্টারপট অঙ্কের প্রকারভেদ বর্ণনা কর।

Interrupt হলো Microprocessor এর প্রতি-অনুহাব। যখন নির্দিষ্ট সার্ভিস ক্রটি সম্বন্ধে করার জন্য Interrupt এর-স্বীকৃতি Microprocessor কে অনুহাব করা হয়।

8086 Microprocessor এর Interrupt কে তিন ভাগে ভাগ করা যেতে পারে। যেমন-

- (i) pre-defined Interrupt.
- (ii) User defined Software Interrupt.
- (iii) User defined Hardware Interrupt.

8086 μp এ-সর্বোচ্চ 256 টি Interrupt Service রুটিনের ব্যবস্থা রয়েছে। যাদেরকে 0 থেকে 255 Type নামে অভিহিত করা হয়।

(i) Pre-defined Interrupt :- Type 0 থেকে 5 পর্যন্ত Interrupt কে pre-defined Interrupt বলে। এই-Interrupt গুলোই যখন Intel কোম্পানি কর্তৃক নির্ধারিত।
যেমন: Type 0 Interrupt হলো Device Error Interrupt, Type 1 Interrupt হলো Single Step Interrupt, Type 2 Interrupt হলো Non-Maskable Interrupt, Type 3 হলো Break point Interrupt, এবং Type 4 হলো Overflow Interrupt.

(ii) User Defined Software Interrupt :- INT
Instruction এর মাধ্যমে সম্বাদিত - Interrupt কে User
Defined Software Interrupt বলে।

(iii) User Defined Hardware Interrupt : INTR
Instruction এর মাধ্যমে কোন Interrupt সংঘটিত হলে
তাকে User Defined Hardware Interrupt বলে
হয়।

আবার স্মার্টিকিং এর উন্নয়ন ডিজিটাল করে 8086 up এর
Interrupt সমূহকে দুই-ভাগে ভাগ করা হয় -

(i) Non-Maskable Interrupt .

(ii) Maskable Interrupt .

(i) Non-Maskable Interrupt : যে সকল Interrupt
এর জন্য Microprocessor অবশ্যই সার্বিক স্টপ
সম্পন্ন করে। তাকে Non-Maskable Interrupt বলে।

(ii) Maskable Interrupt : যে সকল Interrupt এর
জন্য Microprocessor সার্বিক স্টপ সম্পন্ন করাতে পারে
নাও পারে। তাই তাকে Maskable Interrupt বলে।

15. Interrupt Vector Table Map অঙ্কন করে বর্ণনা দাও।

Interrupt Vector Table একটি Data Structure। 8086 Microprocessor এ Interrupt Vector Table একটি গুরুত্বপূর্ণ অংশ যা ইন্টারাপ্ট হ্যান্ডলিংয়ের জন্য ব্যবহৃত হয়। এটা Memory এর ক্ষেত্রে থাকে এবং বিভিন্ন Interrupt এর জন্য Service রুটিনের ঠিকানা সংরক্ষণ করে।

Interrupt Vector Table Map :-

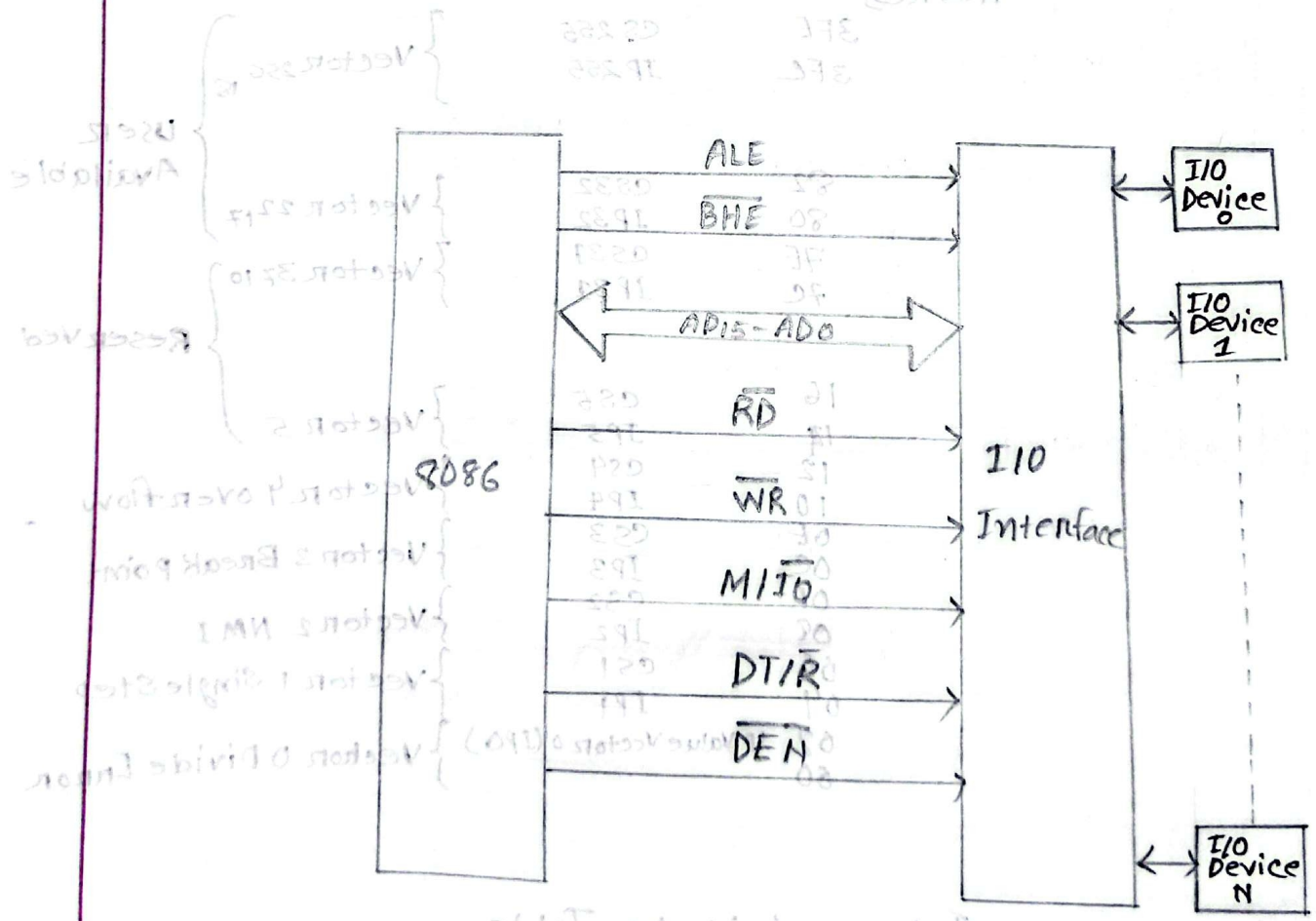
Memory Address	Table Entry	Notes
3FE	CS 255	} Vector 256
3FC	IP 255	
82	CS 32	} Vector 22, 17
80	IP 32	
7E	CS 31	} Vector 37, 10
7C	IP 31	
16	CS 5	} Vector 5
14	IP 5	
12	CS 4	} Vector 4 overflow
10	IP 4	
0E	CS 3	} Vector 3 Break point
0C	IP 3	
0A	CS 2	} Vector 2 NMI
08	IP 2	
06	CS 1	} Vector 1 Single Step
04	IP 1	
02	IP Value Vector 0 (IPO)	} Vector 0 Divide Error
00		

Interrupt Vector Table.

Interrupt Vector Table এর সূত্র প্রদান :

- 8086 μp 1024 বাইট (1KB) এর এককটি ডেবিন থাকে।
- প্রতি Memory Address 0000H থেকে 03FFH পর্যন্ত বিস্তৃত থাকে।
- প্রতিটি Interrupt এর জন্য 8 বাইট সাইজ বরাদ্দ থাকে।

16. 8086 μp এর বিভিন্ন মোড ইন্টারফেস বর্ণনা কর।



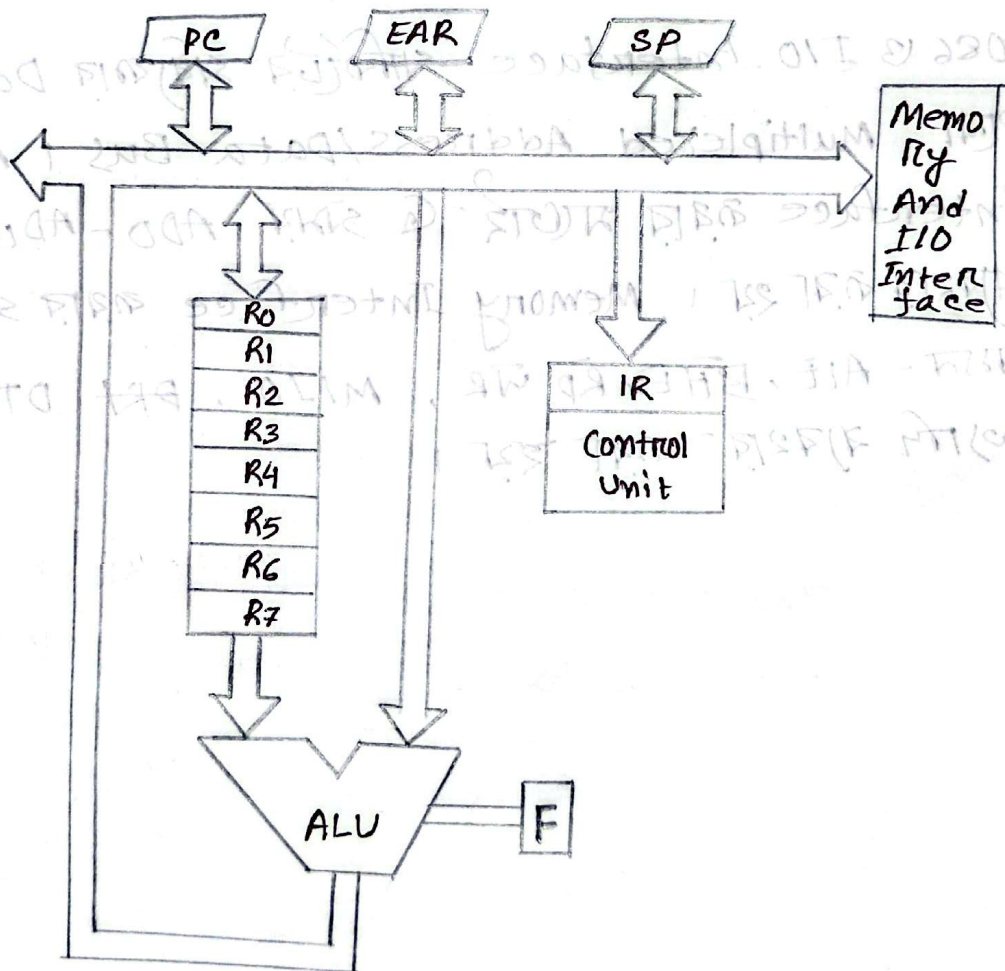
উপরের चित्र 8086 μp के विभिन्न मोड Interface के ज्ञान देखाता रहे।

विशेष आधारा 8086 μp , I/O Interface circuit के Device 0 सेक N के जन्य I/O पोर्ट देखाते पाई, के Interface लेखने के सर्किट - I/O पोर्ट निर्वाहन, आर्डरपुट Data लाने के, इनपुट Data के आधारा ग्रहण Data shifting आधारा आना, TTL voltage लेखने अनुवाद करे, इत्यादि कार्यवली सम्पादन करे।

8086 के I/O Interface सर्किट के सर्वकार Data पोर्ट के रना Multiplexed Address/Data Bus। Memory Interface करे के मजे के सभ्य ADD-AD15 आर्डन के आवश्यक करे है। Memory Interface करे के सभ्य सिग्नल सभ्य - ALE, BHE, RP WR, MIO, PRT DTIR केक DEN इत्यादि आवश्यक करे है।

17. (General Register Machines) এর স্মারক ডায়াগ্রাম
সহ কার্য-পনামী বর্ণনা কর।

এ Computer এর processor ও কোর্টিক জনারেট
Register রয়েছে ডাক General Register Machines
বলে। নিচে General Register Machine এর স্মারক ডায়াগ্রাম
আঙ্কন করা হলো :-



- ⇒ Program Counter : Program Counter Instruction Execution এর দ্বারা বাহ্যিকতা রক্ষা করে। প্রতি পরবর্তীতে যে Instruction Execution হবে তার Address বোঝান করে।
- ⇒ Effective Address Register : বর্তমানে যে Data ব্যবহৃত হবে তার Address বোঝান করে।
- ⇒ Stack Pointer : একটি একটি Memory Pointer Register.
- ⇒ Arithmetic And Logic Unit : একটি Control Unit এর অংশস্বরূপ অনুসারে বিভিন্ন গাণিতিক Operation যমন: Addition, Subtraction, Multiplication, Division, এবং লজিক্যালিক (AND, OR, NOT) Operation সম্বন্ধে কাজ করে।
- ⇒ Flag Register : Flag Register এর কাজ হলো বিভিন্ন গাণিতিক-লজিক্যালিক-কাজ-কালে এর ফলাফলের প্রকৃতি নির্দেশ করা।
- ⇒ Instruction Register : বর্তমানে যে Instruction Execution হচ্ছে তার Address কে ধারণ করে।
- ⇒ Control Unit : পুরো system কে নিয়ন্ত্রণ করে কাজ করে।
- ⇒ I/O and memory Interface : CPU, memory ও Peripheral Device এর মধ্যে Data আদান-প্রদান করে।